



IMES Institut für Mikroelektronik und Embedded Systems

HOCHPRÄZISES AUSWERTESYSTEM FÜR INDUKTIVE MESSTASTER BASIEREND AUF EINEM MIXED SIGNAL ASIC

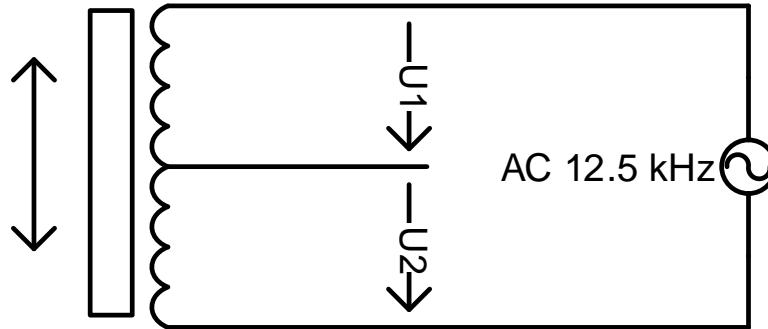
Projekt mit Peter Hirt GmbH

Hannes Diethelm

Embedded Computing Conference, Winterthur 05.09.17

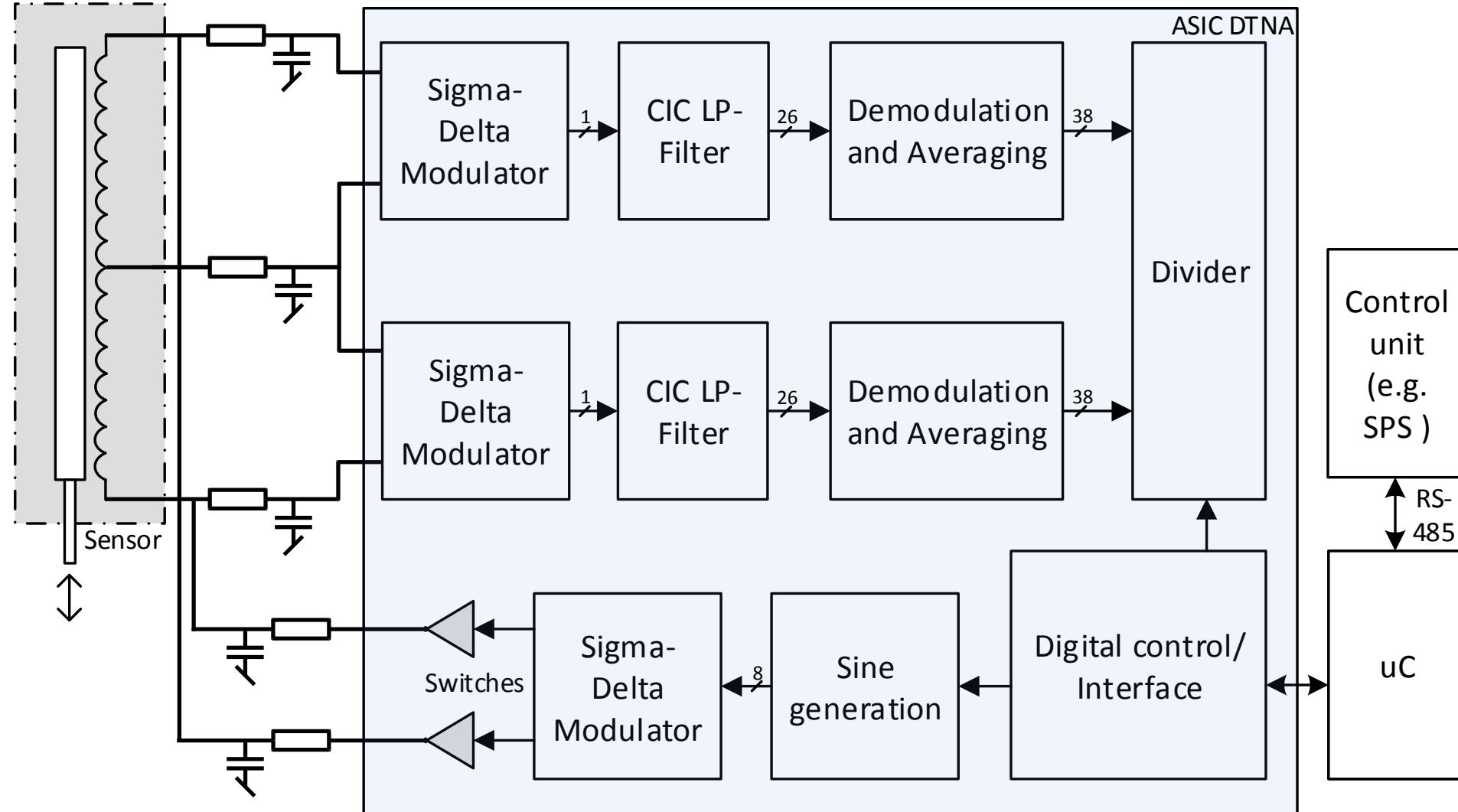
- **Induktive Messtaster**
- **Systemüberblick**
- **Sigma Delta DAC / ADC**
- **CIC-Filter**
- **Demodulation / Mittelung**
- **Gesamtsystem**
- **Implementierung**
- **Performance**
- **Projektablauf**
- **Fragen**

Induktive Messtaster

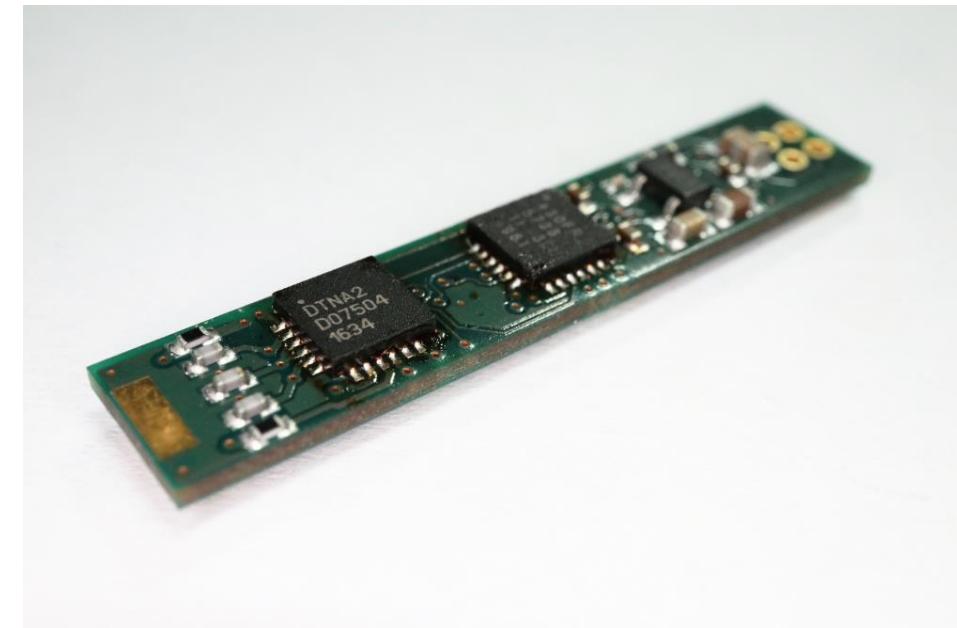
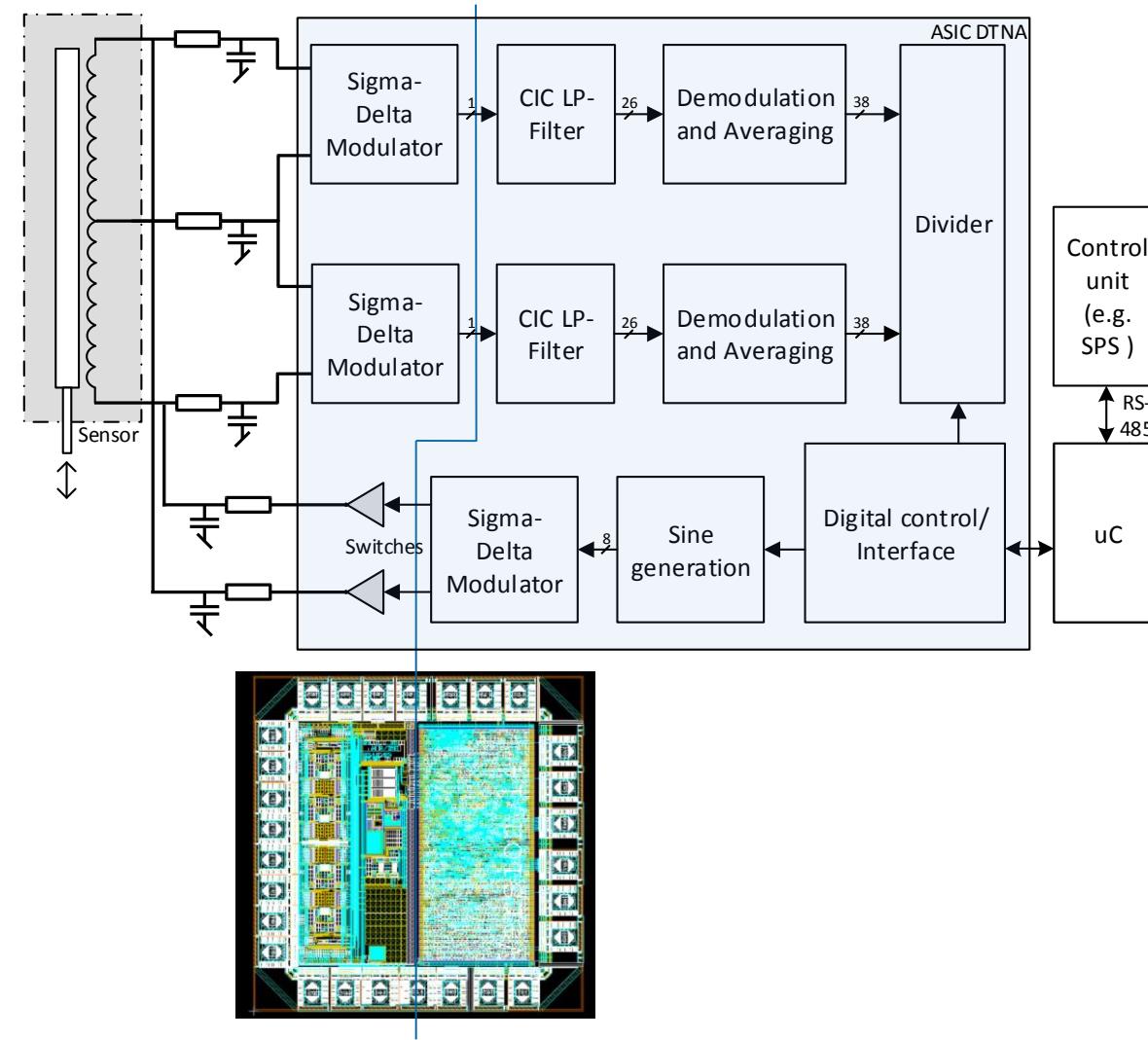


- Wechselspannung -> Komplexe Spannung (Amplitude / Phase)
- Distanz $\sim \text{Re} \left(\frac{u_1}{u_1+u_2} \right)$
- Herausforderungen
 - Amplitude und Phase einer Wechselspannung genau messen
 - Gehäuse 8mm -> Print 6.5mm

Systemüberblick



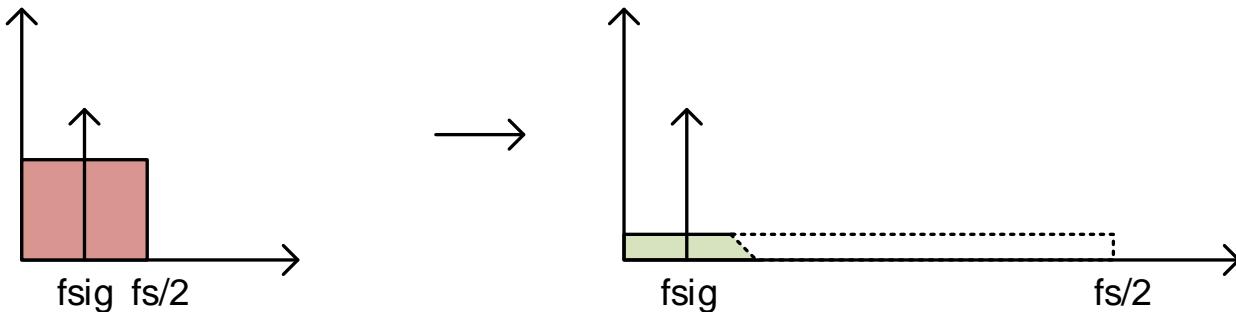
Systemüberblick



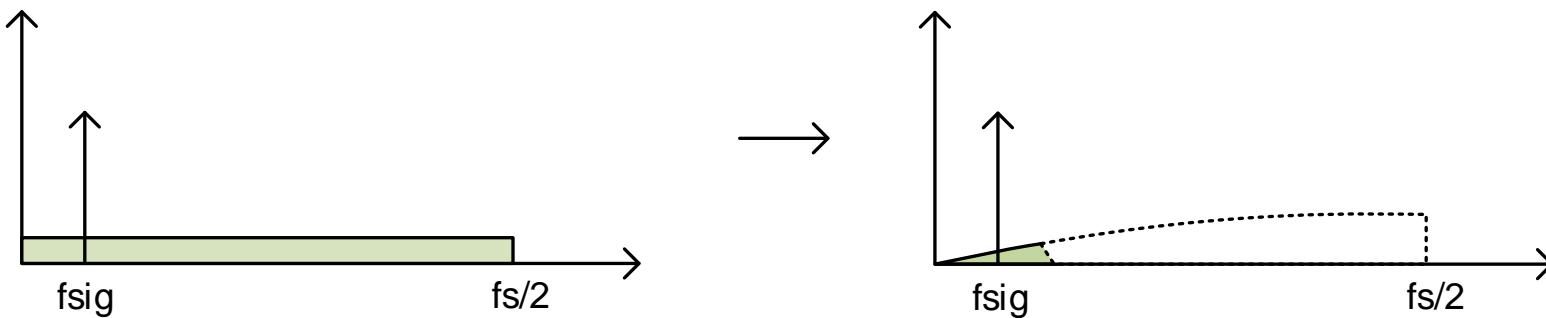
Sigma Delta DAC / ADC

- 1 Bit $f_s = 8\text{MHz}$

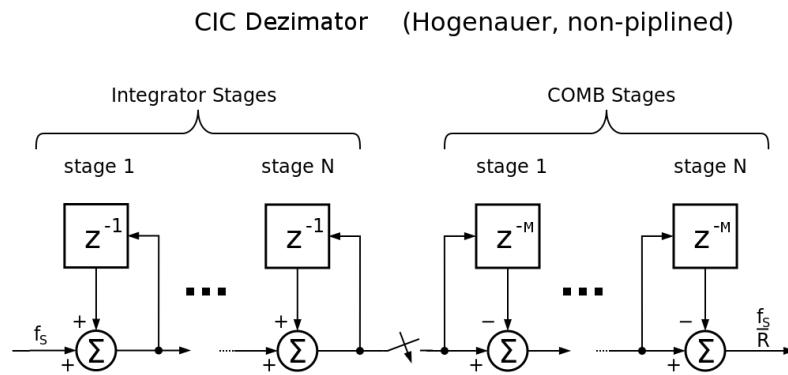
- Überabtastung



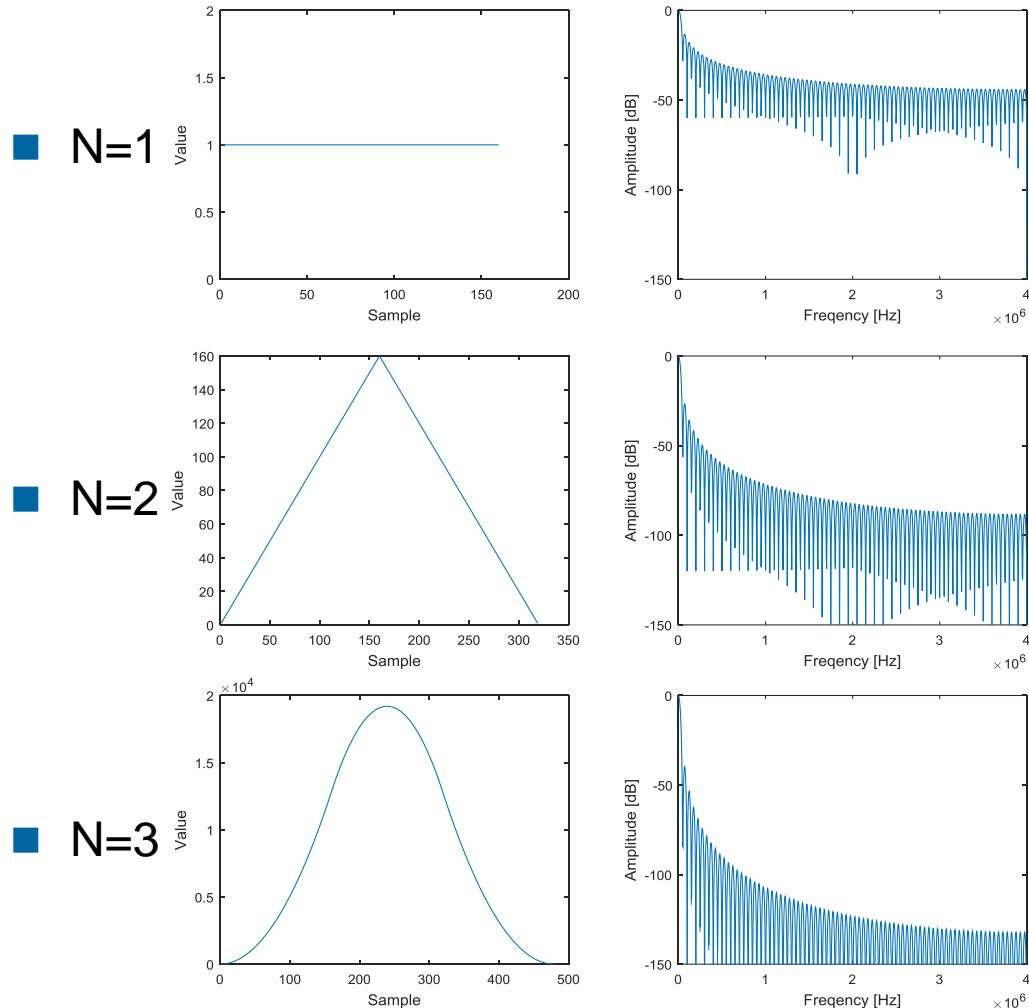
- Noise Shaping



CIC Filter



- Filterung und Downsampling mit wenig Hardware
- Implementiert: Einstellbarer Filter N=1...3



■ Komplexe Spannung

- $u(t) = I * \cos(\omega t) + Q * \sin(\omega t)$

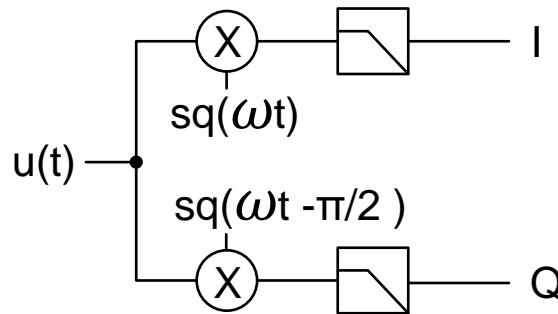
$$\omega = 2\pi f = \frac{2\pi}{T}$$

■ Synchrongleichrichtung

- $I = \frac{\pi}{2T} \left(\int_{-\frac{T}{4}}^{\frac{T}{4}} u(t) dt - \int_{\frac{T}{4}}^{\frac{3T}{4}} u(t) dt \right)$

- $Q = \frac{\pi}{2T} \left(\int_0^{\frac{T}{2}} u(t) dt - \int_{\frac{T}{2}}^T u(t) dt \right)$

- Nachteil: Oberwellen werden auf DC demoduliert!

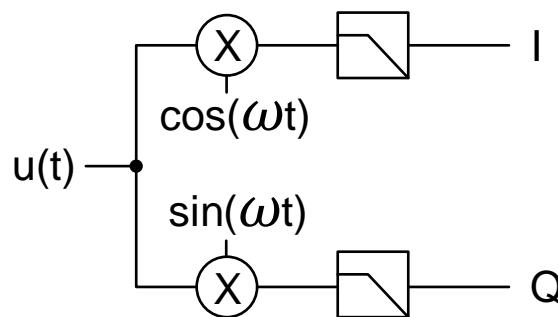


■ Demodulation

- $I = \frac{2}{T} \int_0^T u(t) * \cos(\omega t) dt$

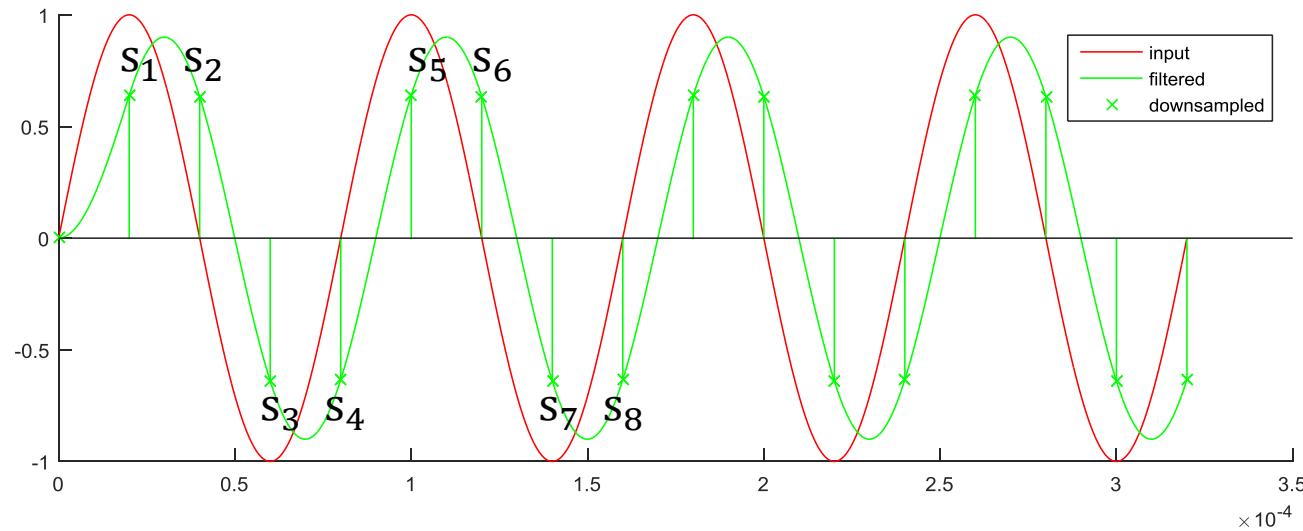
- $Q = \frac{2}{T} \int_0^T u(t) * \sin(\omega t) dt$

- Nachteil: Aufwendige Hardware!



Demodulation / Mittelung

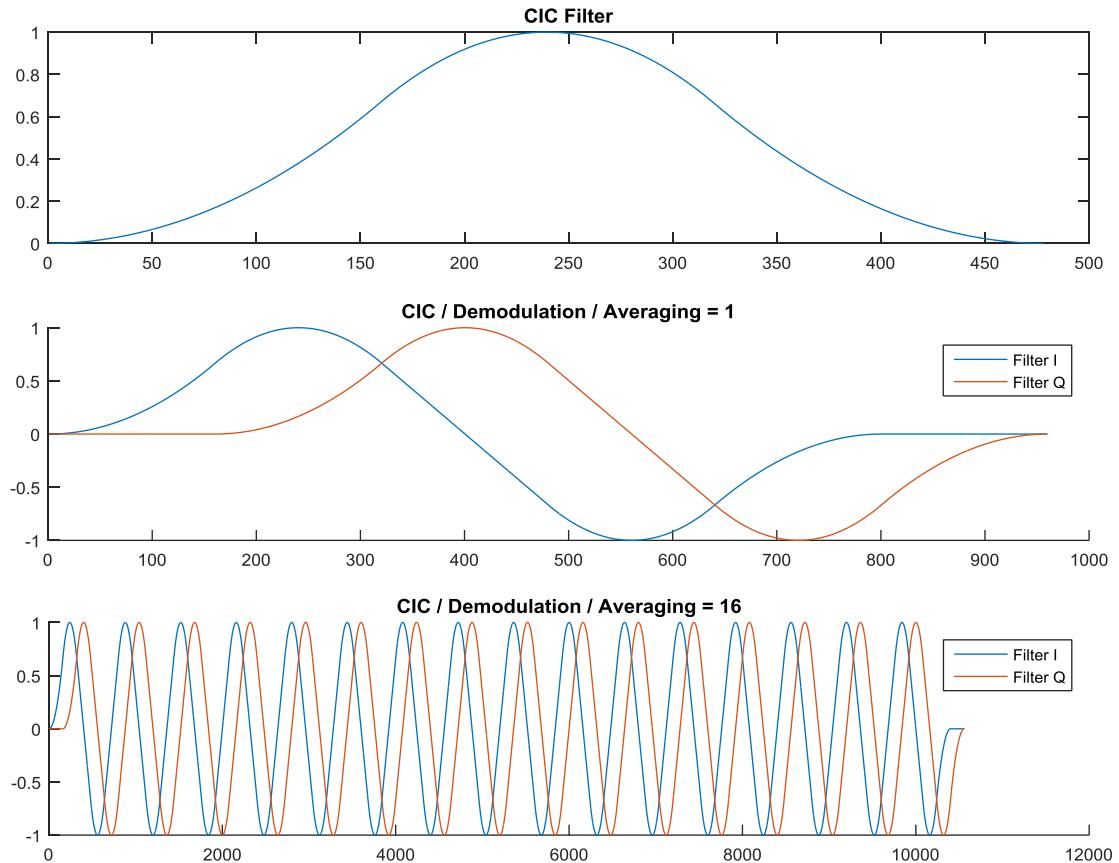
- Gemäss Nyquist $f_s > 2f_{max}$
- Bei $f_s = 4f_{sig}$ ist die Demodulation mit Sinus und mit Rechteck identisch



- In Phase: $I = s_1 - s_3 (+ s_5 - s_7 + \dots)$
- Quadrature: $Q = s_2 - s_4 (+ s_6 - s_8 + \dots)$

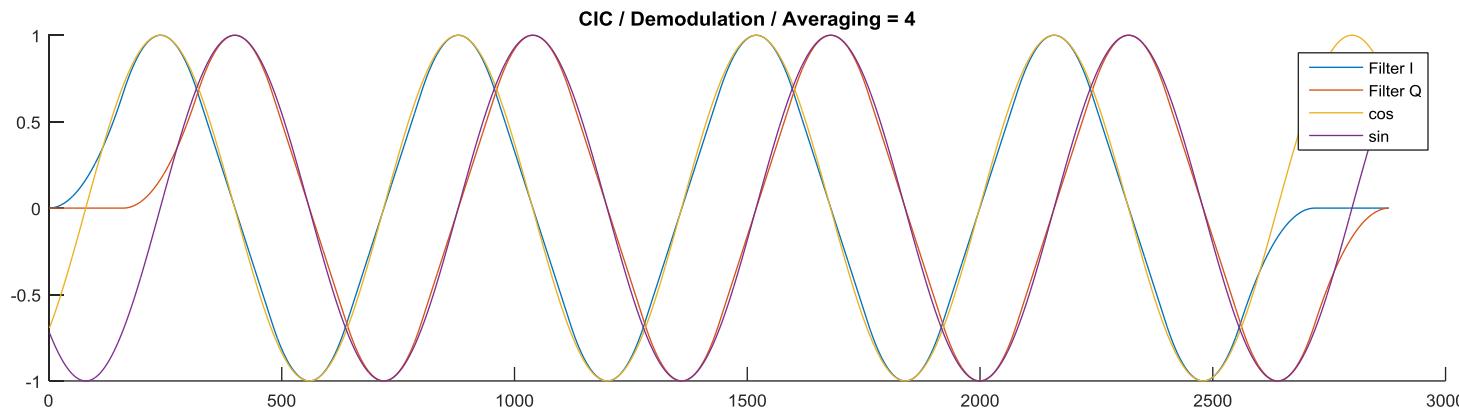
Gesamtsystem

- Der CIC-Filter kann zusammen mit der Demodulation und der Mittelung als ein Filter mit nachfolgendem Downsampling betrachtet werden.



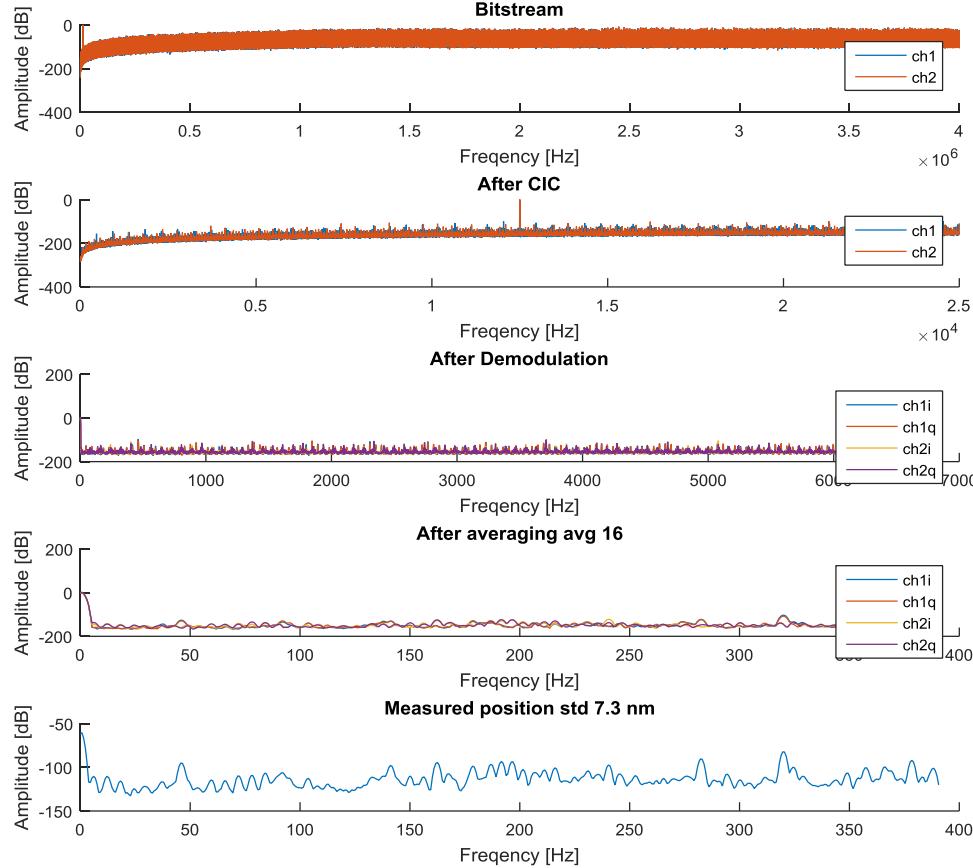
Gesamtsystem

- Es wird ersichtlich, dass der Gesamtfilter einer beinahe perfekten Sinus / Kosinus Demodulation entspricht
- Die digitale Implementierung einer solchen Sinus / Kosinus Demodulation würde bedeutend mehr Logik benötigen

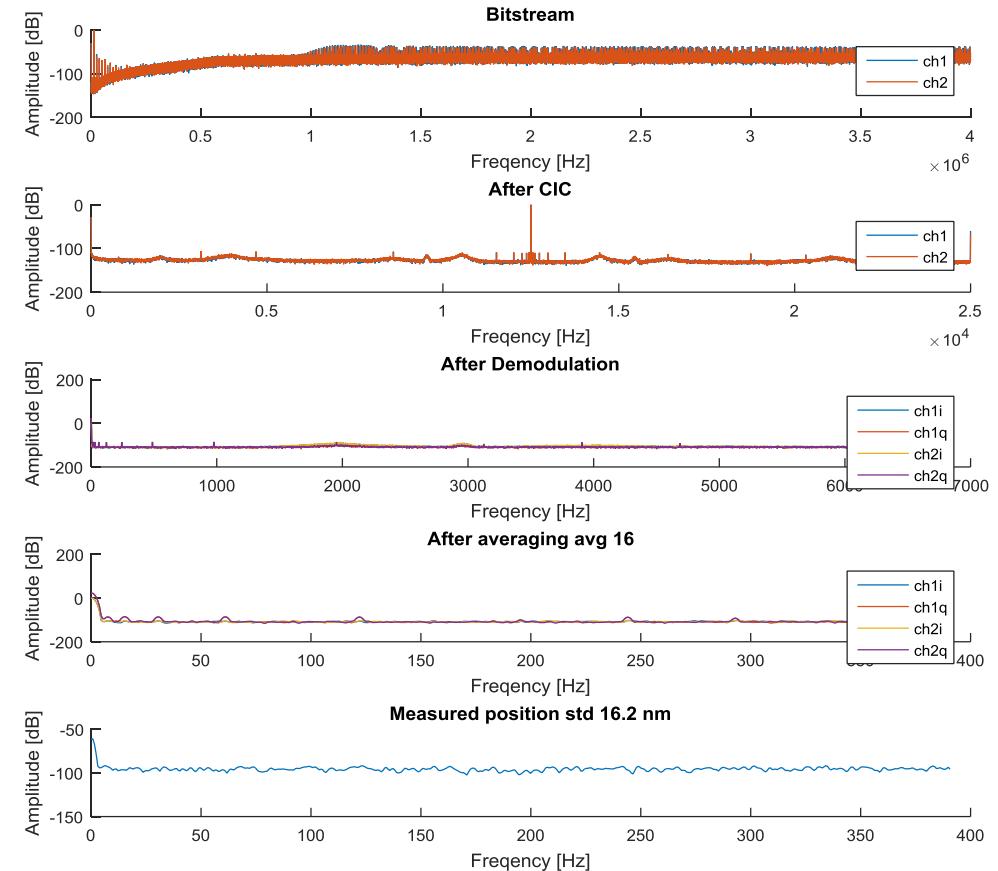


Gesamtsystem

■ Simuliert



■ Gemessen



Implementierung

■ Digitalteil

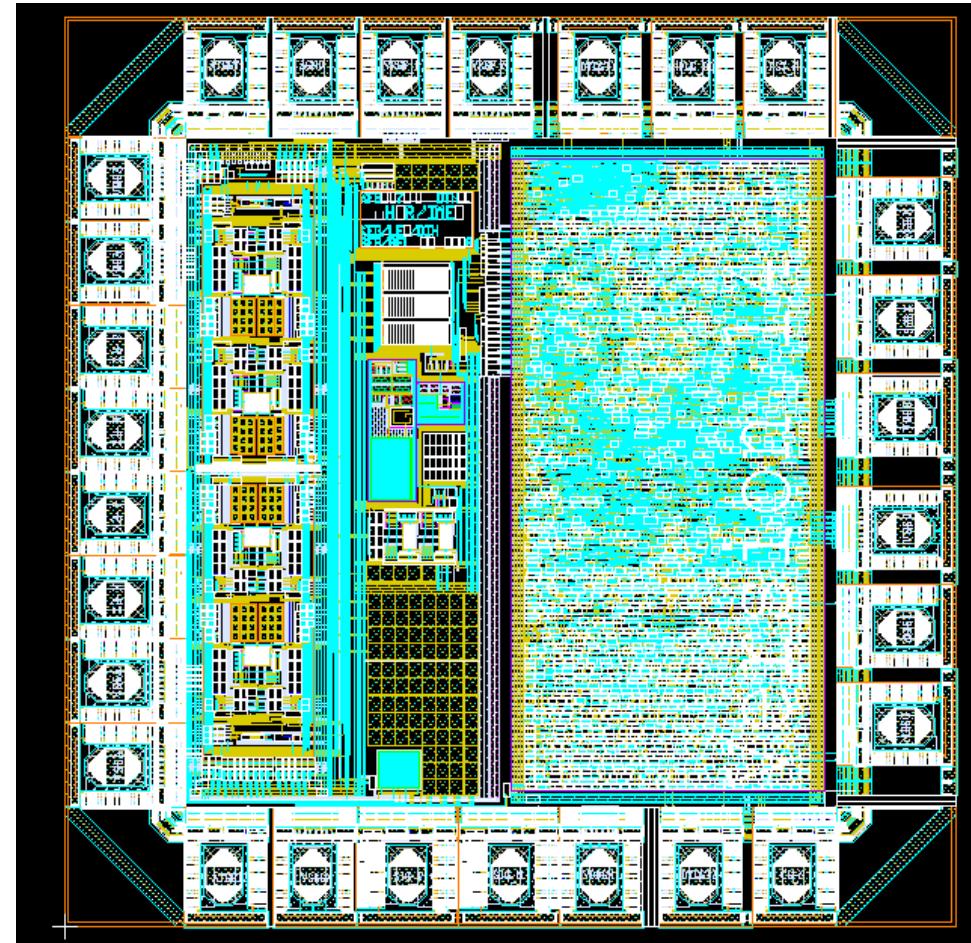
- Implementiert in VHDL
- Simuliert mit in VHDL modelliertem Analog-Teil und Sensor
- Synthetisiert
- Automatisches Place & Route

■ Analogteil

- Manuelles Layout
- Spice-Simulation

■ Gesamt Chip

- Mixed Simulation Digital / Analog externer Hardware und Sensor-Modell



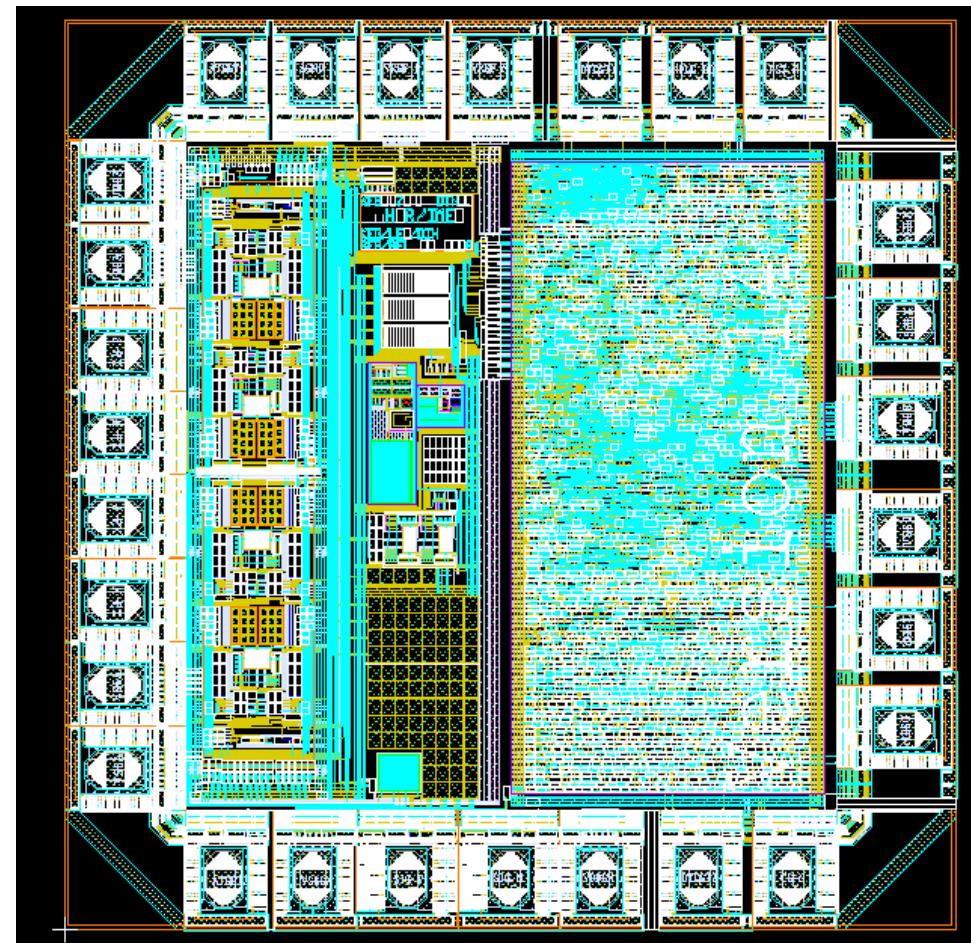
Implementierung

■ Rechenleistung

- CIC: 6x 26 Bit Addition 8 MHz
- CIC: 6x 26 Bit Subtraktion 50 kHz
- Demodulation / Averaging
2x Addition 38 Bit 50 kHz
2x Subtraktion 38 Bit 50 kHz
- Komplexe Division
Addition 29 Bit 75 kHz
Multiplikation 25 Bit 50 kHz
Division 29 Bit 12.5 kHz
- Total: 49 MIPS (Bei 32 MHz: 196 MIPS)

■ Leistungsaufnahme

- Digital: 4 mW
- Analog: 14 mW
- Sensortreiber: 40 mW



Implementierung

■ Chip

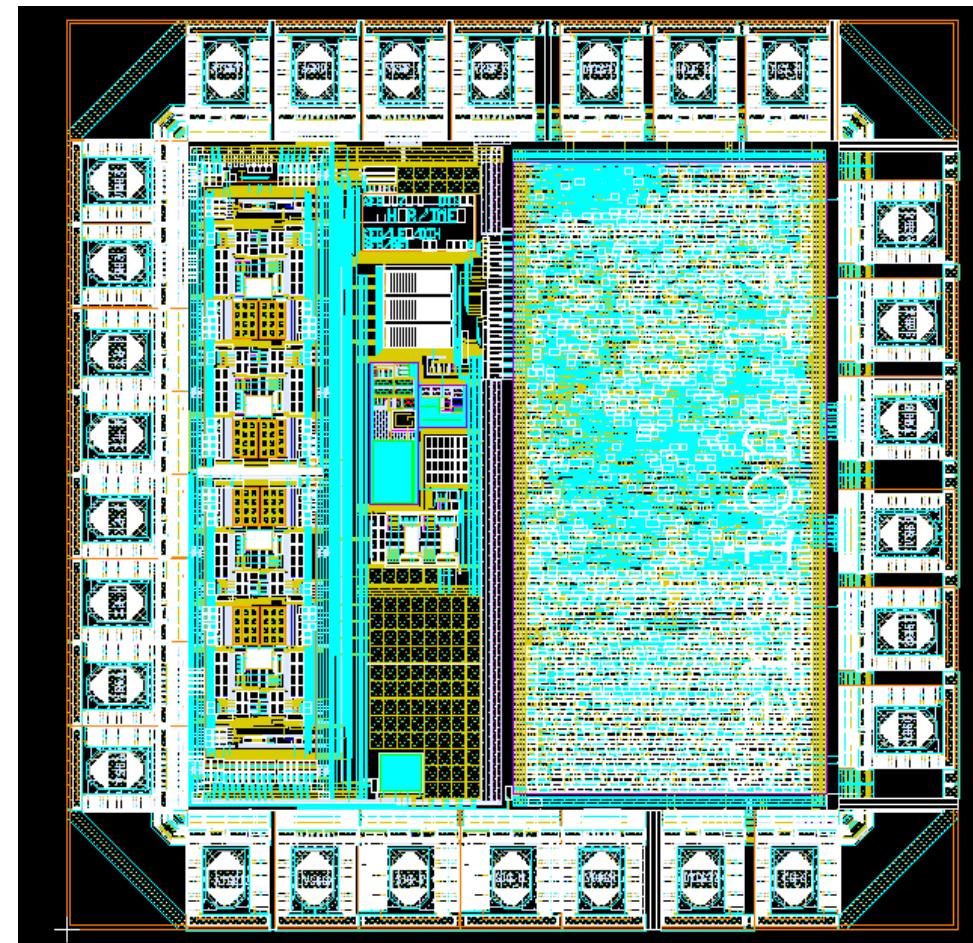
- XFAB 350 nm
- 1.84x1.88 mm
- 78k Transistoren
- QFN24 Gehäuse

■ Digitalteil

- 0.65x1.31 mm
- 4405 Logikzellen
- 73k Transistoren

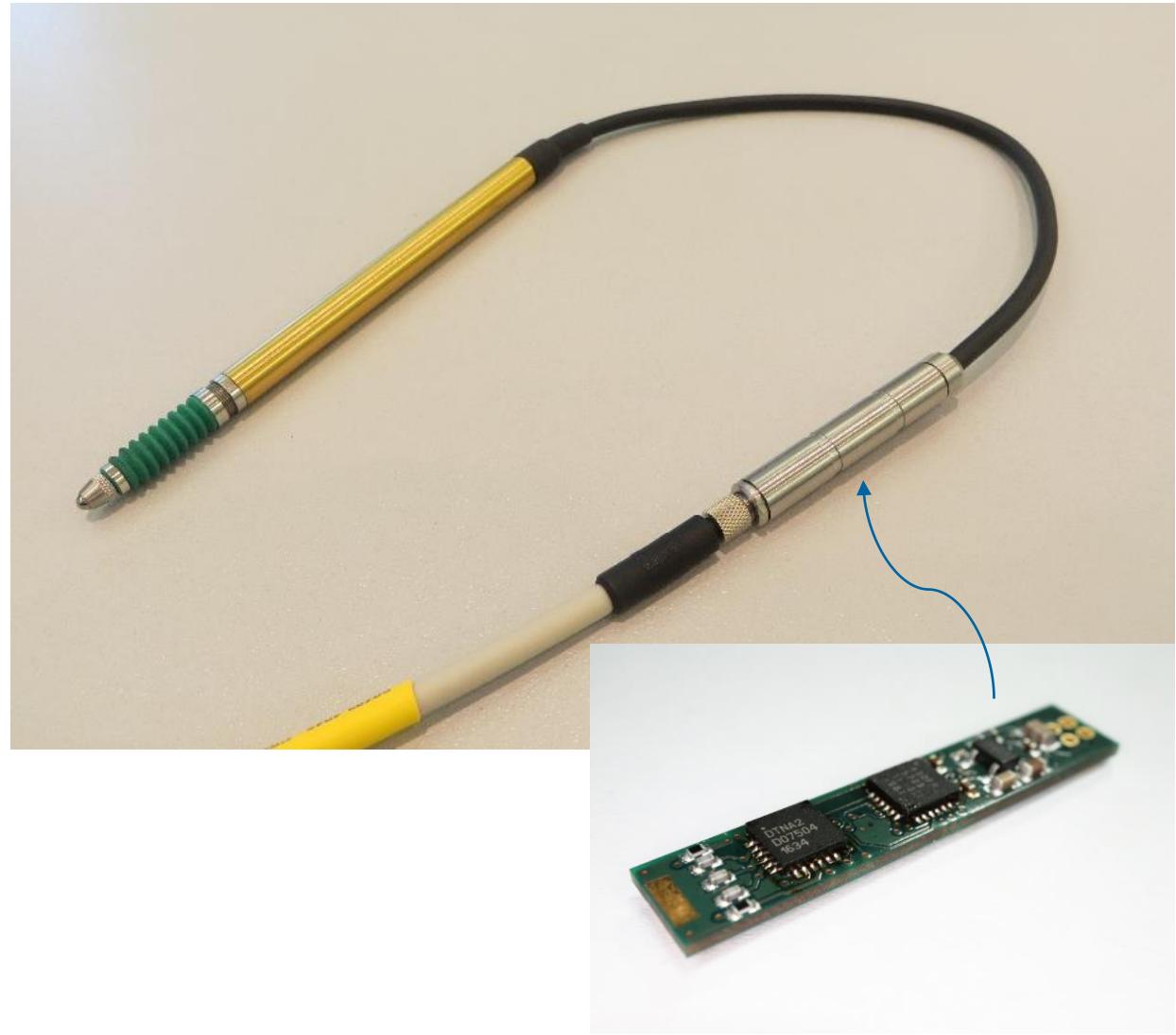
■ Analogteil

- 0.65x1.31 mm
- 3k Transistoren



Performance mit T100 Sensor

- **Messbereich: +- 1 mm**
- **Standardabweichung**
 - ohne Mittelung: 82 nm -> 14 Bit
 - Mittelung 512 Samples: 3.2 nm -> 19 Bit
- **Linearität**
 - ohne Linearisierung: ca. +- 1000 nm
 - mit Linearisierung: ca. +- 50 nm
- **Mehr als 10x genauer als bisheriges System!**



■ KTI Projekt im IMES

- Systementwurf
- Analogteil
- Digitalteil
- Diverse Test PCB's für FPGA Boards
- Testsoftware in Matlab
- Finales PCB für Produktion
- MSP430 Software
- Testpattern für Chip-Test
- Testaufbau und Testprogramm für Produktionstest PCB

Fragen

