



Nadine Boos

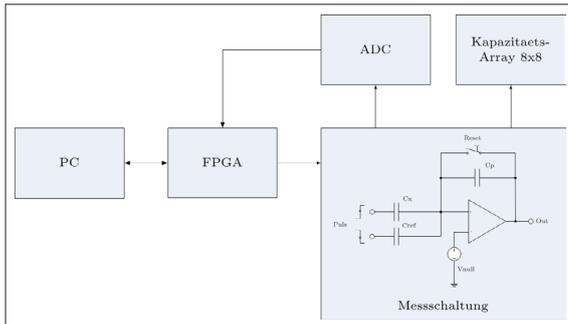


Roger Fässler

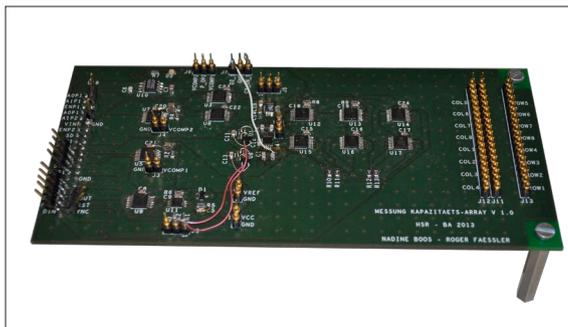
Diplomanden	Nadine Boos, Roger Fässler
Examinator	Prof. Guido Keel
Experte	Dr. Robert Reutemann, Miromico AG, Zürich
Themengebiet	Mikroelektronik

Messung von Kapazitäts-Arrays

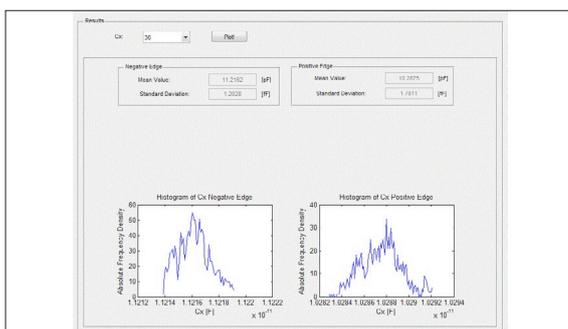
Realisiert mit einer diskreten Elektronik



Blockschaltbild



Prototype PCB-Messschaltung



GUI mit Messresultaten

Aufgabenstellung: Hintergrund dieser Arbeit ist eine vorangegangene Studienarbeit, in welcher Kapazitätssensoren benutzt wurden, um die Druckverteilung einer liegenden Person auf einer Matratze zu messen. Mit diesem Verfahren ist es möglich, das Bewegungsverhalten aufzuzeichnen, wodurch anschliessend auf das Schlafverhalten dieser Person geschlossen werden kann. Bei dieser Arbeit wurde ein auf dem Markt erhältliches (kommerzielles) Sensor-Interface benutzt, um die Kapazitätssensoren auszuwerten. Die Aufgabe bestand darin, eine diskrete Elektronik zu entwerfen, mit der ein Array von kapazitiven Sensoren effizient und präzise ausgemessen werden kann. Die Anforderung an das Schaltungskonzept bestand darin, dieses so auszuarbeiten, dass es zu einem späteren Zeitpunkt in einem applikationsspezifischen IC (ASIC-Design) implementiert werden kann.

Vorgehen: Nach intensiver Einarbeitung in das Thema der Kapazitätsmessung und der Analyse von existierenden Schaltungen wurde ein geeignetes Schaltungskonzept entworfen, welches nur den variablen Teil der Kapazität misst und die Grundkapazität wegkompensiert. Mithilfe einer Simulation wurde das Konzept vor der Umsetzung auf einem PCB überprüft. Parallel zum PCB-Design ist die komplette Ansteuerung in VHDL für ein FPGA-Development-Board realisiert worden. Nach Inbetriebnahme und ersten Messversuchen wurde die Schaltung weiter optimiert, um die Messresultate zu präzisieren. Durch ein GUI wurde die gesamte Steuerung der Messschaltung zusätzlich vereinfacht und die Messresultate wurden optimal dargestellt.

Ergebnis: Entstanden ist eine Messschaltung, welche sich komplett über ein GUI kalibrieren und steuern lässt. So kann eine oder mehrere Kapazitäten aus einem Array von 64 Kapazitäten adressiert werden. Die Schaltung misst diese nacheinander aus und sendet die Daten zur Auswertung und zur grafischen Darstellung an den PC. Bei der Auswertung der Messresultate wurde eine Standardabweichung von ± 2 fF erreicht. Der Messaufbau gibt einen guten Ausblick auf die Möglichkeit der Messung von Kapazitäten für ein späteres ASIC-Design und deren Limitierung aufgrund des gewählten Schaltungskonzepts.